

Plano de Ensino

CAMPUS NOVA GAMELEIRA**DISCIPLINA:** Sistemas Digitais para Computação**CÓDIGO:** G00SDCO0.01**Início:** 01/2023**Carga Horária:** Total: 60 horas-aula**Semanal:** 04 horas-aula**Créditos:** 04**Natureza:** Teórica**Área de Formação - DCN:** Profissionalizante**Competências/habilidades a serem desenvolvidas:**

Analisar e projetar circuitos digitais usados em sistemas computacionais.

Departamento que oferta a disciplina: Departamento de Computação**Ementa:**

Sistemas numéricos: representação e aritmética nas bases binária, octal e hexadecimal. Introdução aos sistemas digitais. Análise e projeto de circuitos combinacionais. Circuitos aritméticos. Análise e projeto de circuitos sequenciais síncronos e assíncronos: contadores, registradores e máquinas de estados. Dispositivos de memória. Dispositivos lógico-programáveis.

Curso(s)	Período	Eixo	Obrigatória	Optativa
Engenharia de Computação	2º	Fundamentos da Engenharia de Computação	X	

Interdisciplinaridades:**Prerrequisitos**

Lógica de Programação

Laboratório de Lógica de Programação

Correquisitos

Laboratório de Sistemas Digitais para Computação

Objetivos: A disciplina deverá possibilitar ao estudante

1	Diferenciar um sistema digital de um analógico
2	Conhecer as representações digitais
3	Analisar e projetar circuitos lógicos combinacionais
4	Analisar e projetar circuitos lógicos sequenciais

Plano de Ensino

Unidades de ensino		Carga horária horas-aula
1	Conceitos de sistemas digitais e analógicos: Contextualização da disciplina na engenharia; conceitos básicos de sistemas digitais e sistemas analógicos;	4
2	Representações Numéricas e aritmética binária: Representações numéricas (binário, octal, hexadecimal) e mudanças de base; códigos binários; aritmética binária (soma, subtração, etc); Operações em complemento.	8
3	Circuitos Combinacionais: portas lógicas e álgebra booleana; expressões lógicas; tabela verdade e diagramas lógicos; simplificação de circuitos usando postulados e teoremas; mapas de Karnaugh; projeto de circuitos combinacionais: codificadores e decodificadores; circuitos aritméticos; comparadores; multiplexadores e demultiplexadores e outras aplicações.	22
4	Circuitos Sequenciais: Latches e Flip-Flops; registradores; contadores assíncronos e síncronos; máquinas de estados (Moore e Mealy); dispositivos de memória.	22
5	Introdução aos Dispositivos Lógico Programáveis: Arquitetura PAL, PLA, PLDs.	4
Total		60

Bibliografia Básica	
1	TOCCI, R. J.; WIDMER, N. S.; MOSS, G. L. Sistemas digitais: princípios e aplicações. 12. ed. São Paulo: Prentice-Hall, 2019.
2	MANO, M. M.; CILETTI, M. D. Digital design: with an introduction to the Verilog HDL, VHDL, and System Verilog. 6. ed. Estados Unidos: Pearson, 2018.
3	VAHID, F. Digital design: with RTL design, VHDL, and Verilog. 2. ed. New Jersey: John Wiley & Sons, 2011.

Bibliografia Complementar	
1	PEDRONI, V. A. Eletrônica digital moderna com VHDL. Rio de Janeiro: Elsevier, 2010.
2	WAKERLY, J. F. Digital design: principles and practices. 4. ed. New Jersey: Pearson Prentice Hall, 2006
3	ERCEGOVAC, M.; LANG, T.; MORENO, J. H. Introdução aos sistemas digitais. Porto Alegre: Bookman, 2000
4	IDOETA, I. V.; CAPUANO, F. G. Elementos de eletrônica digital. 42. ed. São Paulo: Erica, 2019
5	LOURENÇO, A. C. Circuitos digitais. 9. ed. São Paulo: Érica. 2009



PLANO DE ENSINO Nº 607/2024 - CECOM (11.51.11)

(Nº do Protocolo: NÃO PROTOCOLADO)

(Assinado digitalmente em 06/03/2024 13:43)

BRUNO ANDRE SANTOS

COORDENADOR - TITULAR

CECOM (11.51.11)

Matrícula: ###594#8

Visualize o documento original em <https://sig.cefetmg.br/documentos/> informando seu número: **607**, ano: **2024**, tipo:
PLANO DE ENSINO, data de emissão: **06/03/2024** e o código de verificação: **a8c90f6cdf**